

MARS Attack !

Vers de l'optimisation de communications sur FPGA

Master thesis

En vue de privilégier la localité des données ou de s'exécuter sur des ressources matérielles contraintes en mémoire, les applications sont souvent tuilées. Dans le cadre de calculs sur FPGA, le nombre d'accès à la mémoire centrale (RAM) doit être minimisé afin de réduire le temps de transfert des données vers la mémoire locale. MARS (Maximal Atomic irRedundant Sets)[1][2] permet de déterminer un partitionnement des dépendances de données d'une tuile de calcul en des ensembles compacts et utilisés / produits atomiquement par le programme, grâce à l'analyse polyédrique. Il devient alors possible d'agréger les MARS entre eux afin de minimiser le nombre de transactions.

Objectifs du stage

L'objectif de stage est d'exploiter ces descriptions d'ensembles de données afin d'optimiser des applications types (e.g. stencil, gemm, etc.) sur FPGA.

Une version de base du transfert des données de chaque application a déjà été portée sur FPGA, sans le noyau de calcul. Ainsi, l'objectif de stage est d'aller plus loin en suivant trois axes d'optimisation possible :

- agréger les MARS et recouvrir leur communication du calcul en pipelinant correctement les itérations ;
- garder les données de sortie sur le FPGA et faire les mouvements de données nécessaires afin qu'ils soient placés en mémoire en tant que données d'entrée de la tuile suivante ;
- Rajouter de nouvelles applications issues de la suite de benchmark PolyBench/C[3].

Mots clés : FPGA, compilation polyédrique, tuilage, HLS

Pré-requis : langage C / C++

Contact :

- Elisabeth Brunet – elisabeth.brunet@telecom-sudparis.eu
- Nicolas Derumigny – nicolas.derumigny@inria.fr

Lieu du stage :

- Télécom SudParis - [19 Pl. Marguerite Perey, 91120 Palaiseau](https://www.telecom-sudparis.eu/)

Référence :

- [1] [Automating the derivation of memory allocations for acceleration of polyhedral programs](#), thèse de Corentin Ferry
- [2] [Ferry, C.; Derrien, S. & Rajopadhye, S. Maximal Atomic irRedundant Sets: a Usage-based Dataflow Partitioning Algorithm. 13th International Workshop on Polyhedral Compilation Techniques \(IMPACT'23\), 2023](#)
- [3] [Pouchet, L. N. \(2012\). Polybench: The polyhedral benchmark suite. URL: https://www.cs.colostate.edu/~pouchet/software/polybench/](#)