

Développement d'un driver SYCL optimisé pour la mise en œuvre du modèle STF sur des supercalculateurs de classe Exaflopique.

Résumé : le but du stage sera de développer un driver SYCL dans un moteur d'exécution à base de tâches basé sur le modèle de programmation Sequential Task Flow (STF), afin de pouvoir exécuter des applications à haute performance (type solveurs linéaires par exemple), notamment sur GPU Intel.

Descriptif du sujet :

La Division Big Data & Security (BDS) d'Eviden (anciennement Atos) conçoit et délivre des solutions de Calcul Haute Performance (High Performance Computing – HPC) parmi les plus performantes au monde. Leader en Europe, elle conseille et accompagne ses clients dans la résolution des problèmes scientifiques les plus complexes d'aujourd'hui et de demain.

Au regard de ses missions, BDS est régulièrement amené à évaluer pour ses clients la performance de supercalculateurs au travers de benchmarks synthétiques et applicatifs. Pour améliorer l'efficacité de cette évaluation, il convient de :

- Prendre en compte l'aspect toujours plus hétérogène des architectures de calcul (mélange de CPU, GPU, APU, etc.) et d'en exploiter toutes les ressources disponibles.
- Pouvoir adresser de multiples architectures de manière flexible et efficace, indépendamment du matériel choisi (constructeur, matériel CPU/GPU, ...).

Ces évaluations de performances se font via des applications types telles que le benchmark HPL (potentiellement HPL-AI, HPCG, etc.). Néanmoins, les avancées technologiques et l'hétérogénéité grandissante des architectures de calcul nous amènent à nous reposer sur un paradigme de programmation à base de tâches utilisant le logiciel StarPU.

StarPU (<https://starpu.gitlabpages.inria.fr>) est un moteur d'exécution (ou runtime), conçu pour optimiser la parallélisation de tâches sur des architectures hétérogènes. Il permet d'exploiter efficacement les ressources de calcul et dispose aujourd'hui de drivers pour cibler les architectures multi-cœurs, les GPU Nvidia et tout dernièrement les GPU AMD (développé lors d'un précédent stage).

SYCL (prononcé "sickle") est un modèle de programmation C++ proposé par Intel et basé sur le standard C++17 qui permet la programmation parallèle sur des plateformes hétérogènes telles que les GPU, les FPGA et les CPU multi-cœurs.

Pour ce stage, nous souhaitons développer et évaluer un driver SYCL au sein du runtime StarPU afin de pouvoir cibler efficacement et de manière flexible les toutes nouvelles architectures GPU Intel (entre autres).

Nous sommes impatients de travailler avec vous !

Mots clés : Runtime, Architecture hétérogène, Modèle STF, SYCL

Pré-requis : Pour ce stage, il faut être à l'aise en programmation informatique (C, OpenMP, CUDA/HIP/...), mais également curieux pour la partie SYCL et moteur d'exécution.

Contacts : loris.lucido@eviden.com, david.goudin@eviden.com

Lieu du stage : Vous effectuerez votre stage au sein de l'équipe Support Business HPC, AI, Quantum dont plusieurs ingénieurs sont basés sur le site de Pessac (33). Ce sujet se fera également en collaboration avec des chercheurs du Centre Inria de l'université de Bordeaux.